|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **杭州电子科技大学学生考试卷（A）卷**   |  |  |  |  |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | | **考试课程** | **计算机组成原理与接口技术** | | | **考试日期** | | **2019年 月 日** | | | **成 绩** |  | | **课程号** | **A0400440** | **教师号** | **40028** | | **任课教师姓名** | | | 周磊 | | | | **考生姓名** |  | **学号（8位）** |  | | **年级** | |  | | **专业** |  |   填空题：（每题2分，共10题20分）  1、请按括号里的要求进行数制转换：10.25(十进制)＝ A.4 H（十六进制）；  －47（十进制）＝ 11010001 B （字长为8位，二进制补码表示）。  2、已知a=01101011B, b=10010001B为二进制补码，请填写以下表达式结果：  a - b= 218 D (十进制)， a OR b = 11101111 B (二进制)。  3、微处理器内部结构主要由算数逻辑运算单元（ALU） 、 工作寄存器 、 控制器 和 I/O控制逻辑四部分组成。  4、设某一存储单元段地址为0076H，偏移地址为0B7AH，该单元物理地址为 012DAH 。  5、从I/O端口的地址空间与存储器地址空间的相对关系的角度来看，I/O端口的编址方式可以分为  统一编址 和 独立编址 方式。  6、三态逻辑电路输出信号的三个状态是 高电平 、 低电平 和 高阻态 。  7、随机存取存储器的英文缩写为 RAM ，又分为 SRAM 和 DRAM 两种。  8、根据I/O设备与主设备的并行工作程度，微型机算计的输入/输出控制方式主要有  无条件传送方式 、程序查询方式、I/O中断方式、DMA方式 等四种工作方式（只需写出其中两种方式）。  9、CPU响应不可屏蔽中断的条件是 NMI端有中断请求信号 和 当前指令执行结束 。  10、某一测控系统要使用一个连续方波信号，如果使用8253可编程定时/计数器来实现此功能，则8253应工作在方式 3 。  二、简答题：（每题5分，共四题20分，答案填写在第2页左侧空白处）  1、微处理器总线有哪几类？各类总线有什么作用？  微处理器级总线有三类  1）数据总线 传送信息  2）地址总线 传送地址码  3）控制总线 传送控制信号。  2、8086CPU与8088CPU有何区别？  1）内部：8086CPU的指令队列寄存器有6字节、8080CPU则是4字节  2）外部：8086的AD15-AD0均可有数据输出，而8088的A15-A8仅能作为地址输出。  8086的引脚M/ 与8088 IO/相对应  3、叙述可屏蔽中断的响应过程。  1）等待当前指令结束，进入中断响应周期  2）微处理器从外部中断控制逻辑获得终端类型号  3）PSW、CS、IP依次压栈。  4）清除IF、TF  5）中断服务程序的入口置入IP、CS  4、为什么I/O设备不能像存储器一样直接连接到系统总线上，而必须通过I/O接口连接到系统总线，与计算机主机进行通信？  1）CPU与I/O设备输入/输出信号的速度不一样，为了使传递的数据不丢失，就需要一个接口作为存放数据的缓冲器。  2）如果没有接口，多个I/O设备将直接连在系统总线上，这样会使总线上的过载。  3）I/O设备种类繁多， I/O设备输入/输出的信号各式各样，这样就需要一个接口将不同的信号转换成CPU能认识的并行数字信息。 | 三、编程题：（每题20分，共题40分）  1、填写程序中的空缺语句（20分）  BUFFER1和BUFFER2为长度100的两个字型缓冲区，对比这两个缓冲区中的数据，如果找到相同的字，则在ADDR中保存该数据在BUFFER1中的地址，如果找不到则在ADDR中置0FFFH。设在数据段中已经定义好字型缓冲区BUFFER1、BUFFER2和字型变量ADDR，并将DS和ES都指向该数据段，程序如下：  LEA SI， BUFFER1  LEA DI， BUFFER2  MOV CX，100  CLD  REPNZ CMPSW  JZ FOUND  MOV ADDR，-1  JMP ELSE  FOUND：  SUB SI，2  MOV ADDR，SI  ELSE：    2、分析该程序段，并回答相应的问题（20分）  MOV AL , VAR1  CMP AL, VAR2  JAE NO\_CHG1  XCHG AL, VAR2  NO\_CHG1:  CMP AL , VAR3  JAE NO\_CHG2  XCHG AL , VAR3  NO\_CHG2:  MOV VAR1 , AL  MOV AL , VAR2  CMP AL , VAR3  JAE NO\_CHG3  XCHG AL , VAR3  MOV VAR2 , AL  NO\_CHG3:  MOV AH , 4CH  INT 21H  CODE ENDS  END START  执行前，（VAR1)=035H, (VAR2)=0B7H, (VAR3)=07CH  执行后，（VAR1)= 0B7H , (VAR2)= 07CH , (VAR3)= 035H  此程序段的功能是： 将VAR1、VAR2、VAR3从大到小排列  四、设计题：（20分）  在8086CPU工作最小方式组成的微机系统中，扩充设计一个数据输入端口，分配给该端口的地址为0259H，输入端口芯片为74LS245，输入设备为8个乒乓开关。   1. 画出此输入端口与8086系统总线以及输入设备的连接图。 2. 编写程序检测K0断开，程序转向PROG1; K0闭合，程序转向PROG2   帮助：8086最小方式有A0~A15地址引脚，M/IO 、BHE（与A0共用），RD 引脚。    74LS245  D0~D7  A0 B0  A1 B1  A2 B2  A3 B3  A4 B4  A5 B5  A6 B6  A7 B7  DIR E  课本P218 |

第2 页 共2 页